

文章编号:1007-2780(2017)08-0614-08

# 一种 LTPS-TFT AMOLED 像素电路的 理论研究

皇甫鲁江\*, 郑 灿, 李云飞, 刘利宾, 朱健超, 陈义鹏  
(京东方科技集团股份有限公司 技术中心, 北京 100176)

**摘要:**本文对一种 LTPS-TFT AMOLED 电压型阈值电压( $V_{th}$ )补偿像素电路进行了理论研究,分析了影响  $V_{th}$  补偿效果的主要因素。电路的补偿效果主要由驱动 TFT  $V_{th}$  的获取精度和随后的保持精度决定。在  $V_{th}$  获取过程中,相关误差主要由驱动 TFT 转移特性电流对存储电容充电的充电率不足产生;在显示信号与  $V_{th}$  叠加过程中,与  $V_{th}$  保持节点连接的电容增量等因素会造成  $V_{th}$  保持精度的损失。根据分析的结果,本文解释了高分辨率像素电路补偿效果下降的原因。

**关键词:**有源矩阵有机发光二极管;阈值电压补偿;像素电路

中图分类号:TN27 文献标识码:A doi:10.3788/YJYXS20173208.0614

## LTPS-TFT threshold voltage compensation pixel circuit for AMOLED

HUANG-FU Lu-jiang\*, ZHENG Can, LI Yun-fei, LIU Li-bin, ZHU Jian-chao, CHEN Yi-peng

(Technology Center, BOE Technology Group Co. Ltd., Beijing 100176 China)

**Abstract:** This paper presents a LTPS-TFT voltage-programmed threshold voltage ( $V_{th}$ ) compensation pixel circuit for AMOLED. Two effective factors on the compensation are studied and analyzed, one is  $C_{st}$  charging level in driving TFT  $V_{th}$  detecting and the other is keeping accuracy of detected  $V_{th}$  in display signal adding. In the process of  $V_{th}$  detecting, the correlated error is attributed to insufficient  $C_{st}$  charging through driving TFT's transfer current; and in the subsequent process of display signal adding, the accuracy loss of  $V_{th}$  keeping is attributed to the increment of capacity connected to the  $V_{th}$  keeping node. According to the analyses, the reason of compensation decaying in the high resolution pixel circuit is explained.

**Key words:** active-matrix organic light-emitting diode; threshold voltage compensation; pixel circuit

## 1 引 言

低温多晶硅薄膜晶体管(LTPS-TFT)固有的阈值电压( $V_{th}$ )等特性的空间变动性<sup>[1]</sup>对采用该

器件驱动的有源矩阵发光二极管(AMOLED)显示器的画面品质有着不可忽视的影响。各种带有  $V_{th}$  补偿功能的像素电路被提出以应对这一问题<sup>[2-3]</sup>,其中一类电压型(Voltage Program)补偿电路<sup>[4-7]</sup>的效果得到了肯定。这类电路的特点是

收稿日期:2017-02-09;修订日期:2017-04-12.

\* 通信联系人, E-mail: lj.huangfu@boe.com.cn

通过短接了栅、漏极的驱动 TFT 的转移特性电流对存储电容充电至趋近饱和,在驱动 TFT 的栅、源极间获取  $V_{th}$  电压,然后把显示数据信号与之叠加形成驱动信号,从而消除驱动 TFT  $V_{th}$  变动性对输出电流的影响。2010 年以来,在 AMLCD 主导的移动通信显示市场中挤占了越来越显著份额的 AMOLED 显示器多数采用了这种通过数据信号与  $V_{th}$  叠加进行补偿的电路。

随着移动通信显示等主流应用的分辨率不断提高,信号刷新周期变短、像素面积减小,这类电路的工作过程受到了负面影响, $V_{th}$  变动性补偿效果也遇到了挑战。由于  $V_{th}$  补偿效果不充分造成的画面品质问题,成为高分辨率 AMOLED 显示器技术成熟的突出制约。虽然 AMOLED 像素电路的理论研究已经有了相当的深度<sup>[2]</sup>,但针对具体电路补偿效果随显示器分辨率提高而下降具体过程和影响因素的研究和分析仍不充分。本文通过一种这类电路  $V_{th}$  补偿像素电路工作过程研究,分析了影响  $V_{th}$  补偿效果的主要因素。由于基本工作过程的相似性,研究的结论可以用于具有相似工作过程的此类像素电路。

## 2 像素电路和工作原理

图 1 是这种电压叠加型 PMOS 像素电路的原理图及控制时序。其中 T3 是唯一的驱动 TFT (Driver TFT, DTFT),其余为开关 TFT (Switch TFT, STFT)。TFT 源、栅和漏极相关变量用下标 s、d、g 标识。 $C_{st}$  是用于保持电压信号的存储电容,也是显示数据信号叠加的耦合电容,两端分别连接节点 N1、N2。OLED 是工作电压为  $V_{op}$  的像素有机发光二极管。RSTn、Sn 和 EMn 分别是第  $n$  行像素的复位、显示数据信号刷新和 OLED 驱动发光时序,时序的开始(下降)沿和结束(上

升)沿分别控制相应 STFT 导通和截至。 $V_{ini}$ 、 $V_{ref}$  分别是复位初始化电位和显示数据信号参考电位。 $V_{dd}$ 、 $V_{ss}$  分别是正电源和公共阴极电位。为叙述方便把  $V_{dd}$  作为电路基准电位,即取  $V_{dd}=0$ 。这样 DTFT 的栅、源间电压  $V_{gs}$  与相关电位间有等效关系

$$V_{gs} = V_g - V_s = V_{N1} - V_{dd} = V_{N1}.$$

本文以节点 N1 的电位变化为核心把该像素电路帧周期分为 4 个过程,即复位、 $V_{th}$  获取、显示数据信号叠加和驱动发光,参见图 1。其中节点 N1 的复位与复位时序 RSTn 对应, $V_{th}$  获取与信号刷新时序 Sn 对应。显示信号叠加比较特殊,它是发生在驱动发光时序 EMn 开始沿的电位跳变和耦合传递,理想情况下可以瞬间完成。但由于电路寄生电容的存在,伴随着电位跳变电容器电荷再分配需要一些时间,因此也作为过程讨论。驱动发光过程与信号叠加同步由 EMn 时序启动并持续到帧周期结束,其早期与信号叠加过程重叠。需要强调的是,由于有源矩阵(AM)显示数据线分时占用的特点,信号刷新时序相关过程必须在对应行周期内完成。

首先说明复位过程。在时序 RSTn 控制下 STFT T4、T5 导通,存储电容  $C_{st}$  放电或充电,节点 N1 电位  $V_{N1}$  初始化为  $V_{ini}$ 。复位一方面消除节点 N1 保持的上一帧图像驱动相关信号,另一方面预置适当的节点 N1 电位  $V_{ini}$ ,可确保 DTFT T3 在随后获取过程开始时  $V_{N1}$  跳变至低于  $V_{th}$  的水平,DTFT 处于饱和和工作区按转移特性对  $C_{st}$  充电。考虑到  $V_{th}$  的空间变动幅度和数据信号电压范围, $V_{ini}$  设置范围应满足

$$V_{ini} < \min(V_{th}) - [\max(V_{dt}) - V_{ref}]. \quad (1)$$

复位过程中, $C_{st}$  另一端节点 N2 通过 T5 连接到信号参考电位  $V_{ref}$ ,起充电的基准电位作用。

第二是在节点 N1 获取 DTFT  $V_{th}$  的过程,该过程还伴随着在节点 N2 数据信号跳变初始电位  $V_{dt}$  的准备,简化模型等效电路见图 2(a)。复位过程结束时,时序 RSTn 控制 STFT T4、T5 截止,随即时序 Sn 控制 STFT T1、T2 导通。这时节点 N2 通过 T1 与数据线连接,N2 电位由复位时的  $V_{ref}$  跳变为  $V_{dt}$  并保持,跳变幅度为  $V_{dt} - V_{ref}$ 。节点 N2 保持电位  $V_{dt}$  一方面作为  $V_{th}$  获取过程  $C_{st}$  充电的基准电位,另一方面也是下一过程数据信号跳变的初始电位。同时节点 N2 的电位跳变

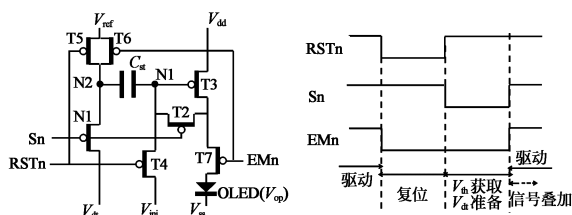


图 1  $V_{th}$  补偿像素电路及控制时序

Fig.1  $V_{th}$  compensation pixel circuit and the timing

$V_{dt} - V_{ref}$  通过  $C_{st}$  耦合叠加到节点 N1 电位  $V_{N1}$ , 即开始时

$$V_{N1} = V_{ini} + V_{dt} - V_{ref}, \quad (2)$$

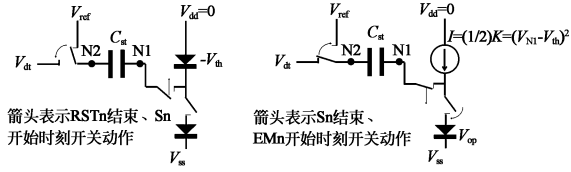


图 2 关键工作过程等效电路图. (a)  $V_{th}$  获取过程等效电路. (b) 数据信号叠加过程等效电路.

Fig.2 Equivalent circuit for key process. (a) For  $V_{th}$  detecting. (b) For display signal ( $V_{dt}$ ) adding

复位时适当的初始电位  $V_{ini}$  使  $V_{N1}$  在获取过程开始时的电位低于  $V_{th}$ , 等效于  $V_{gs} < V_{th}$ , 与此同时 T2 导通短接 DTFT 栅、漏极, DTFT 处于饱和和工作区按转移特性对  $C_{st}$  充电。在充电时间充分的条件下,  $V_{N1}$  随着充电过程进行会趋近  $V_{th}$ , 相当于  $V_{gs}$  趋近  $V_{th}$ , DTFT 转移特性电流逐步接近截至, N1 节点电位也不再显著变化。这一结果与一个由短接栅、漏极的 T3 构成的结电压为  $-V_{th}$  的二极管 (diode connected) 对  $C_{st}$  充电的结果等效。

第三是数据信号叠加过程, 即把节点 N2 的数据信号跳变电压  $V_{ref} - V_{dt}$  与前过程获取、保持在节点 N1 的  $V_{th}$  叠加形成驱动信号的过程, 简化模型等效电路见图 2(b)。获取过程结束时, 存储电容  $C_{st}$  两端节点 N1、N2 分别维持着  $V_{th}$  和跳变准备电位  $V_{dt}$ 。这时时序 Sn 控制 STFT T1、T2 关断, 随即 EMn 控制 STFT T6、T7 导通, 节点 N2 与  $V_{dt}$  断开与  $V_{ref}$  连接, 电位由数据信号准备电位  $V_{dt}$  跳变为参考电位  $V_{ref}$ 。节点 N2 电位跳变幅度  $V_{ref} - V_{dt}$  通过  $C_{st}$  耦合到节点 N1, 叠加在  $V_{th}$  上

$$V_{N1} = V_{th} + V_{ref} - V_{dt}, \quad (3)$$

叠加后, 结点 N1 电位等效为 DTFT 的驱动信号。DTFT 由获取过程结束时饱和和工作区的临近截至状态跳变至由驱动信号决定输出电流的驱动状态, 通过同步导通的 T7 驱动 OLED 发光。由于 OLED 电容和 TFT 电容等寄生电容的存在, OLED 阳极电位需要一定的时间稳定到  $V_{op} + V_{ss}$  [8], 节点 N1 的驱动信号也需要一定时间等电容间完成电荷再分配后稳定, 随后驱动发光稳定。

第四个过程是从时序 EMn 控制 T7 导通后开始, DTFT 持续驱动 OLED 发光至帧周期结束。早期发光强度有一个随 OLED 电容充电以及节点 N1 驱动信号的稳定而稳定的过程。由于对  $V_{th}$  变动性补偿效果影响较小, 本文不展开讨论。

驱动 OLED 的电流是饱和和工作区下 DTFT 输出电流, 由栅、源电压  $V_{gs}$  决定。根据电位等效关系和(3)式表达的显示信号叠加后节点 N1 的驱动信号, 按 MOS 器件物理, DTFT 的输出电流为:

$$I_{ds} = \frac{1}{2}K (V_{gs} - V_{th})^2 =$$

$$\frac{1}{2}K (V_{N1} - V_{th})^2 = \frac{1}{2}K (V_{ref} - V_{dt})^2, \quad (4)$$

$K = (W/L)C_{ox}\mu_p$  是 DTFT 的增益因子, 与器件结构和材料参数相关;  $(W/L)$  是器件的沟道宽长比,  $C_{ox}$  是栅绝缘层单位电容,  $\mu_p$  是沟道载流子迁移率。从(4)式可以看到, 补偿后驱动 OLED 的电流不受 DTFT  $V_{th}$  影响, 仅由数据信号跳变幅度  $V_{ref} - V_{dt}$  决定。  $V_{th}$  的空间变动性得到补偿。

上述模型描述的过程是理想的, 没有包含影响补偿效果的其他因素。实际上, 补偿效果会受 DTFT  $V_{th}$  的获取精度以及之后数据信号叠加过程中  $V_{th}$  信号的保持精度。  $V_{th}$  的获取精度主要由  $C_{st}$  充电过程决定, 而  $V_{th}$  的保持精度则主要和电位跳变时与节点 N1 连接的  $C_{st}$  以外的电路寄生电容 (包括 TFT 沟道电容和各种寄生电容) 的变化等因素相关。如果因为行周期等限制  $C_{st}$  充电时间不充分, 则获取精度就会受到影响, 直接影响补偿效果; 之后的数据信号叠加过程中, 各种  $C_{st}$  之外相关电容的变化等因素会造成  $V_{th}$  保持精度的损失。因此, 要分析影响补偿效果的过程, 需要采用包含上述各种因素的扩展模型和等效电路。

### 3 影响 $V_{th}$ 获取精度因素的分析

#### 3.1 扩展模型和过程描述

对  $V_{th}$  获取精度的分析, 模型中需要考虑获取充电过程中 DTFT T3 转移特性电流和节点 N1

电位间的相互作用<sup>[2]</sup>以及相关寄生电容,参见图 3 所示扩展模型等效电路图。图 3 中节点 N1 电位由相连接的存储电容  $C_{st}$ 、DTFT 电容  $C_{gs}$ 、STFT T2 电容  $C_{T2gd}$  等的充电程度决定。DTFT 电容  $C_{gd}$  虽然也与 N1 相连,但由于被 T2 短路对该过程没有影响。如前述获取过程的充电中,根据电容充电特性和 DTFT 的转移特性,反映相关电容充电状态的节点 N1 电位  $V_{N1}(t)$  满足微分方程

$$(C_{st} + C_{gs} + C_{T2gd}) \frac{dV_{N1}(t)}{dt} = \frac{1}{2} K [V_{N1}(t) - V_{th}]^2, \quad (5)$$

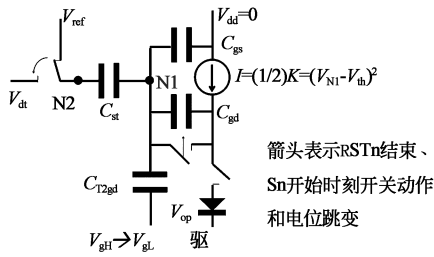


图 3  $V_{th}$  获取过程扩展模型等效电路图

Fig.3 Equivalent circuit of expanded model for  $V_{th}$  detecting process

说明一下 TFT 电容  $C_{gs}$ 、 $C_{T2gd}$  包含的沟道 MOS 电容成分随偏压变化的问题。本过程模型中,STFT T2 沟道始终处于导通状态, $C_{T2gd}$  为固定的强反型电容;DTFT T3 处于饱和工作区, $C_{gs}$  也属于强反型电容。虽然充电结束时由于  $V_{N1}$  接近  $V_{th}$  而使 DTFT 沟道处于强反型临界状态,但  $C_{gs}$  数值上仅有微小降低,对结果没有明显影响。为突出核心过程, $C_{gs}$  中的沟道电容也假设为固定电容。

用分离变量法解微分方程(5),代入初始条件得到方程特解

$$V_{N1}(t) - V_{th} = \frac{1}{\frac{K}{C_{st} + C_{gs} + C_{T2gd}} t + \frac{1}{V_{th} - V_{ini} - (V_{dt} - V_{ref})}}. \quad (6)$$

直观的理解,只要充电时间充分( $t \rightarrow \infty$ ), $V_{th}$  获取误差  $ER_{chr} = V_{N1} - V_{th}$  会趋于零,即节点 N1 电位  $V_{N1}(t)$  趋于  $V_{th}$ ,这一结论与简化模型的结果相同。

### 3.2 影响 $V_{th}$ 获取误差主要因素

典型工作状态通常为不充分充电状态。把节点 N1 目标电位  $V_{th}$  和充电开始时电位的差值记为充电幅度  $V_{amp}$ ,并按照达到充电幅度的程度定义充电率  $R_{chr}$

$$V_{amp} = V_{th} - [V_{ini} + (V_{dt} - V_{ref})],$$

$$R_{chr} = 1 - \frac{V_{th} - V_{N1}(t)}{V_{amp}},$$

用  $V_{amp}$ 、 $R_{chr}$  表达充电过程的  $V_{th}$  获取误差并把(6)式代入得

$$ER_{chr} = V_{N1}(t) - V_{th} = -V_{amp}(1 - R_{chr}) = \frac{-V_{amp}}{\frac{K}{C_{st} + C_{gs} + C_{T2gd}} V_{amp} t + 1}. \quad (7)$$

显然高充电率有利于降低  $V_{th}$  获取误差  $ER_{chr}$ 。 $ER_{chr}$  通常还会随充电幅度降低有一定减小。

出于补偿目的,我们对 DTFT  $V_{th}$  变动性造成的  $ER_{chr}$  变动性更感兴趣。对  $ER_{chr}$  求导

$$\frac{dER_{chr}}{dV_{th}} = \frac{-1}{\left( \frac{K}{C_{st} + C_{gs} + C_{T2gd}} V_{amp} t + 1 \right)^2 - (1 - R_{chr})^2}.$$

由此得到  $V_{th}$  空间变动造成的误差变动性为

$$\delta ER_{chr} = -(1 - R_{chr})^2 \delta V_{th}. \quad (8)$$

显然,充电率也是影响获取误差变动性的关键环节,主要由有效充电时间  $t$  和节点 N1 总电容(主要是  $C_{st}$ )决定。有趣的是低充电幅度在(7)式表现为有利于降低  $V_{th}$  获取误差  $ER_{chr}$ ,在(8)式中却因为不利于提高充电率而使误差的变动性  $\delta ER_{chr}$  增大。

利用(8)式可分析影响充电率和误差变动性的主要因素,见图 4。其中存储电容  $C_{st}$  取值 0.25 pF、0.15 pF 和 0.1 pF,与主流尺寸的 HD、FHD 和 QHD 典型实现水平接近;DTFT 增益因子  $K = 2.0 \text{ E} + 5 \text{ pFs}^{-1} \text{ V}^{-1}$ 、 $V_{th}$  空间变动范围  $\delta V_{th} = 0.5 \text{ V}$  与目前工艺水平相符。HD、FHD 和 QHD 有源矩阵显示器的行周期分别是  $\sim 13.0 \mu\text{s}$ 、 $\sim 8.7 \mu\text{s}$  和  $\sim 6.5 \mu\text{s}$ ,去除  $\sim 3 \mu\text{s}$  时序信号脉冲升、降时间,有效充电时间分别为  $\sim 10 \mu\text{s}$ 、 $\sim 5.7 \mu\text{s}$  和  $\sim 3.5 \mu\text{s}$ 。

显然有效充电时间  $t$  和存储电容  $C_{st}$  容量都对充电率及误差变动性有显著影响,但随着分辨率的提高,二者在设计上的影响相互消减:有效充



解方程(9)得

$$V_{N1} = V_{th} - \frac{C_{gs}^+ - C_{gs} + C_{gd}^+ + C_{T2gd}^+ - C_{T2gd}}{C_{st} + C_{gs}^+ + C_{gd}^+ + C_{T2gd}^+} V_{th} + \frac{C_{st}(V_{ref} - V_{dt})}{C_{st} + C_{gs}^+ + C_{gd}^+ + C_{T2gd}^+} + \frac{C_{gd}^+(V_{ss} + V_{op}) + C_{T2gd}^+ V_{gH} - C_{T2gd} V_{gL}}{C_{st} + C_{gs}^+ + C_{gd}^+ + C_{T2gd}^+}. \quad (10)$$

对比简化模型结果式(3),式(10)第 2 项可以视为相关节点电位跳变过程造成的  $V_{th}$  保持的损

失,是我们重点关注的对象。我们用符号  $ER_{kpt}$  ( $V_{th}$ )单独描述如下,在后面专门讨论

$$ER_{kpt}(V_{th}) = -\frac{C_{gs}^+ - C_{gs} + C_{gd}^+ + C_{T2gd}^+ - C_{T2gd}}{C_{st} + C_{gs}^+ + C_{gd}^+ + C_{T2gd}^+} V_{th}. \quad (11)$$

同样,对比简化模型结果式(3),式(10)中与  $V_{th}$  无关的第 3、4 项可以视为是相关节点电位跳

变造成的电压信号叠加,用符号  $V_{add}$  表示

$$V_{add} = \frac{C_{st}(V_{ref} - V_{dt})}{C_{st} + C_{gs}^+ + C_{gd}^+ + C_{T2gd}^+} + \frac{C_{gd}^+(V_{ss} + V_{op}) + C_{T2gd}^+ V_{gH} - C_{T2gd} V_{gL}}{C_{st} + C_{gs}^+ + C_{gd}^+ + C_{T2gd}^+}. \quad (12)$$

式(12)第 1 项是通过  $C_{st}$  耦合叠加到节点 N1 的数据信号跳变,是我们需要的设计功能,不同的是,由于模型中节点 N1 包含了  $C_{st}$  之外的其他电容,这一跳变幅度被摊薄了。第 2 项表示通过 TFT 电容耦合到节点 N1 的其他电位跳变附加信号叠加,包括  $S_n$  时序信号跳变和 OLED 阳极电位跳变。由于以上 2 项均与  $V_{th}$  相关变动性无关,本文不展开讨论,仅提示阳极电位中的  $V_{op}$  成分包含 OLED 特性的空间变动性,理论上会影响到显示画面的品质。

#### 4.2 影响 $V_{th}$ 保持精度的因素

根据式(11)进行分析,影响误差项的因素来自 2 个方面。

首先是式(11)分母涉及的因素,即与节点 N1 连接电容的总容量制约着误差影响的程度。除共同节点 N1,相关各电容另外一端均与 DTFT  $V_{th}$  无关的电位连接,对  $V_{th}$  相关信号保持都有贡献。即使这些电容另一端是有电位跳变,如  $V_{ref} - V_{dt}$ 、 $V_{gH} - V_{gL}$  和  $V_{op} + V_{ss}$  等,但仅造成与  $V_{th}$  无关的附加信号叠加。因此与节点 N1 连接电容的总容量大,则  $V_{th}$  相关信号保持稳定。在低分辨率条件下,容易实现容量相对大的  $C_{st}$  像素电路,基本上决定了节点 N1 连接的电容具有较大的总容量,这是采用此类像素电路的低分辨率产品  $V_{th}$  补偿

效果良好的重要保障。参见图 6,如果  $C_{st}$  减小,数据信号叠加造成  $V_{th}$  保持精度损失等比增大。现常规技术条件下 QHD  $C_{st}$  通常在 0.1 pF 或更低水平,误差项造成的波动幅度  $\delta ER_{kpt}$  为  $\sim 5$  mV 或更高,非常容易产生可察觉的显示缺陷。

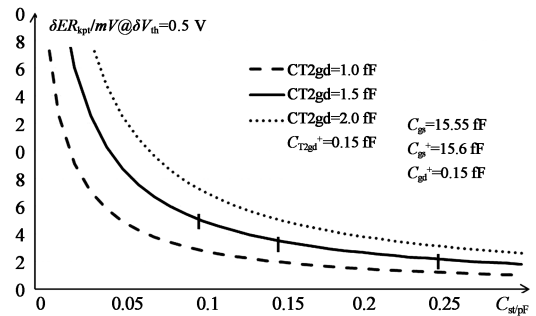


图 6 数据信号叠加中  $C_{st}$  对  $V_{th}$  保持误差变动性的影响

Fig.6 Effect of  $C_{st}$  on the error variation of kept  $V_{th}$  in display signal ( $V_{dt}$ ) adding

其次是式(11)分子涉及的因素,反映了造成  $V_{th}$  保持误差的原因。相关因素形式上可以看作是信号叠加过程中相关电容增量(变大、变小分别为正、负增量)。式(11)分子中,  $C_{T2gd+} - C_{T2gd}$  是 STFTT2 沟道电容从导通态变为截止态过程中的增量。实际上,由于导电沟道消失,沟

道电容大幅降低, T2 沟道电容增量为负增量。同理,  $C_{gs+} - C_{gs}$  表示 DTFTT3 沟道电容从饱和和工作区临近截止状态变化到按驱动信号输出驱动电流状态的增量, 典型情况下会有一很小的增量。另外, 由于时序 Sn 结束前  $C_{gd}$  被 STFT T2 短路而无存储电荷, 因此 Sn 结束 T2 关断后被释放的  $C_{gd+}$  本身就是电容增量(包括沟道 MOS 电容、固定寄生电容成分和电路中其他等效电容)。由于电容增量, 获取过程结束时与节点 N1 相连接电容中保持的电荷会被摊薄,  $V_{th}$  相关信号也因摊薄而损失。

### 4.3 基于 TFT 器件物理的解释

关于 TFT 电容增量, 可以用半导体器件物理相关现象解释<sup>[9]</sup>。在获取过程充电结束 STFT T2 截止时, T2 沟道从强反型状态转为耗尽状态, 沟道消失, 相应的沟道空间电荷层随之消失, 沟道电容随之大幅降低, 即 T2 电容增量  $C_{T2gd+} - C_{T2gd} < 0$ 。与之对应的是沟道空间电荷被赶出沟道, 一部分被注入漏极(节点 N1)连接的  $C_{st}$  及其它电容, 造成保持的  $V_{th}$  信号损失, 集成电路技术称之为开关误差(Switching Induced Error)<sup>[10]</sup>, 另外一部分回流到源极, 对  $V_{th}$  的保持不产生直接影响。

显然, 为了减少空间电荷注入需要尽量减小 STFTT2 的沟道面积, 图 6 中  $C_{T2gd} = 1.5$  fF、 $C_{T2gd+} = 0.15$  fF 是较为典型的量产工艺可实现水平。另外释放空间电荷在漏、源极间分配的比例与栅源、栅漏间相对电位以及  $V_{gL} - V_{gH}$  的跳变速度相关<sup>[11]</sup>。一般源、漏电位相同情况下沟道空间电荷流向会平分, 否则会倾向于一侧, 等效于  $C_{T2gd}$  变大或变小。器件物理的这一现象可以被利用来控制 T2 沟道空间电荷排出的方向<sup>[12-13]</sup>, 从而减小开关误差。

DTFT T3 在信号叠加跳变前处于饱和和工作区的临近截止状态, 之后处于由驱动信号决定输出电流的驱动状态, 典型的情况仍处于饱和和工作区。相对应的是 DTFT 导电沟道从临界强反型状态变化到强反型状态, 沟道 MOS 电容  $C_{gs}$  可能有微小增加。电容  $C_{gd}$  随 STFT T2 的截止被释放成为增量, 但饱和和工作区状态 DTFT 的栅、漏

电压  $V_{gd}$  对沟道空间电荷的影响非常小,  $C_{gd+}$  中几乎不包含沟道 MOS 电容而只有寄生的电极间重叠电容<sup>[9]</sup>。图 6 中  $C_{gd+} = 0.15$  fF 属典型的自对准工艺实现水平。这样虽然 DTFT 电容增量  $C_{gs+} - C_{gs} + C_{gd+} > 0$ , 可以吸收一些 T2 沟道排除的电荷, 但吸收的比例无法在电路中产生显著的影响。采用吸收电荷的方式消除开关误差可以考虑采取集成电路相关的对策<sup>[14]</sup>。

### 4.4 其他讨论

数据信号叠加过程中产生误差的变动性  $\delta ER_{kpt}$  与  $V_{th}$  获取过程中误差变动性  $\delta ER_{chr}$  符号相反, 数值上可部分抵消。但如果希望在设计中利用还要应对两个问题, 一是  $\delta ER_{kpt}$ 、 $\delta ER_{chr}$  对  $\delta V_{th}$  依赖关系不同, 参见式(8)和式(11), 不能同时对不同幅度的  $\delta V_{th}$  实现有效抵消; 二是在高分辨率、 $C_{st}$  容量小时,  $\delta ER_{kpt}$  远大于  $\delta ER_{chr}$ 。因此, 在分辨率提高趋势下, 补偿效果改善方法首先应该是基于各过程误差及其变动性的改善, 尤其是数据信号叠加过程相关误差及变动性的改善。不同过程产生的误差变动性之间的抵消可作为辅助手段在设计中使用。

## 5 结 论

以被研究的电压型  $V_{th}$  自补偿像素电路中  $V_{th}$  获取和保持节点 N1 电位的变化为核心, 帧周期可分为复位、 $V_{th}$  获取、显示信号叠加和驱动发光四个过程。其中  $V_{th}$  获取和显示信号叠加过程对  $V_{th}$  补偿的效果有重要影响。随着分辨率提高, 一方面  $V_{th}$  获取过程受到信号刷新周期的限制,  $V_{th}$  获取的核心过程  $C_{st}$  充电的充电率不足, 造成  $V_{th}$  获取误差; 另一方面由于像素面积限制、存储电容  $C_{st}$  减小, 对一些造成获取  $V_{th}$  保持精度损失固有因素的制约效果也下降。因此, 行周期对充电时间的制约, 以及像素面积对设计  $C_{st}$  容量的制约产生了高分辨率应用条件下补偿效果下降的问题。其中在数据信号叠加过程中, 因存储电容  $C_{st}$  减小造成的误差及相关变动性, 是高分辨率下该电路补偿效果下降的关键因素。

## 参 考 文 献:

- [1] TAI Y H, HUANG S C, CHEN W P, *et al.* A statistical model for simulating the effect of LTPS TFT device variation for sop applications [J]. *Journal of Display Technology*, 2007, 3(4): 426-433.
- [2] NATHAN A, CHAJI G R, ASHTIANI S J. Driving schemes for a-Si and LTPS AMOLED displays [J]. *Journal of Display Technology*, 2005, 1(2): 267-277.
- [3] HAN M K. AM backplane for AMOLED [C]//*Proceeding of ASID 2006*. New Delhi: ASID, 2006: 53-58.
- [4] DAWSON R M A, SHEN Z, FURST D A, *et al.* Design of an improved pixel for a poly silicon active-matrix organic LED display [C]//*SID 1998 Digest*. San Francisco, CA: SID, 1998: 11-15.
- [5] GOH J C, KIM C K, JANG J. A novel pixel circuit for active-matrix organic light-emitting diodes [C]//*SID 2003 Digest*. SID, 2003: 494-497.
- [6] CHOI S M, KWON O K, CHUNG H K. An improved voltage programmed pixel structure for large size high resolution AM-OLED displays [C]//*SID 2004 Digest*. SID, 2004: 260-263.
- [7] JUNG S H, SHIN H S, LEE J H, *et al.* An AMOLED pixel for the  $V_t$  compensation of TFT and a p-type LTPS shift register by employing 1 phase clock signal [C]//*SID 2005 Digest*. SID, 2005: 300-303.
- [8] DAWSON R M A, SHEN Z, FURST D A, *et al.* The impact of the transient response of organic light emitting diodes on the design of active matrix OLED displays [C]//*Proceedings of IEDM '98, Technical Digest, International Electron Devices Meeting*. San Francisco, CA, USA: IEEE, 1998: 875-878.
- [9] 施敏. 半导体器件: 物理与工艺[M]. 王阳元, 嵇光大, 卢文豪译. 北京: 科学出版社, 1992: 213, 227.  
SZE S M, *Semiconductor Devices Physics and Technology* [M]. WANG Y Y, JI G D, LU W H, Translate. Beijing: Science Press, 1992: 213, 227. (in Chinese)
- [10] SHEU B J, HU C. Switch-induced error voltage on a switched capacitor [J]. *IEEE Journal of Solid-State Circuits*, 1984, 19(4): 519-525.
- [11] WEGMANN G, VITTOZ R A, RAHALI F. Charge injection in analog MOS switches [J]. *IEEE Journal of Solid-State Circuits*, 1987, 22(6): 1091-1097.
- [12] KEUM N H, OH K H, HONG S K, *et al.* A pixel structure using switching error reduction method for high image quality AMOLED displays [C]//*SID 2015 Digest*. San Jose, CA: SID, 2015: 57-60. )
- [13] HWAK S H, YOO J S. Organic light emitting diode display and method of driving the same: U.S., 0049180A1 [P]. 2014-02-14.
- [14] YEN R C, GRAY P R. A MOS switched-capacitor instrumentation amplifier [J]. *IEEE Journal of Solid-State Circuits*, 1982, 17(6): 1008-1013.

**作者简介:**皇甫鲁江(1964—)男,山东菏泽人,博士,教授级高级工程师,现工作重点为 AMOLED 技术量产化和技术竞争力提升相关研发。E-mail:lj.huangfu@boe.com.cn